

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 1 月 15 日 (15.01.2004)

PCT

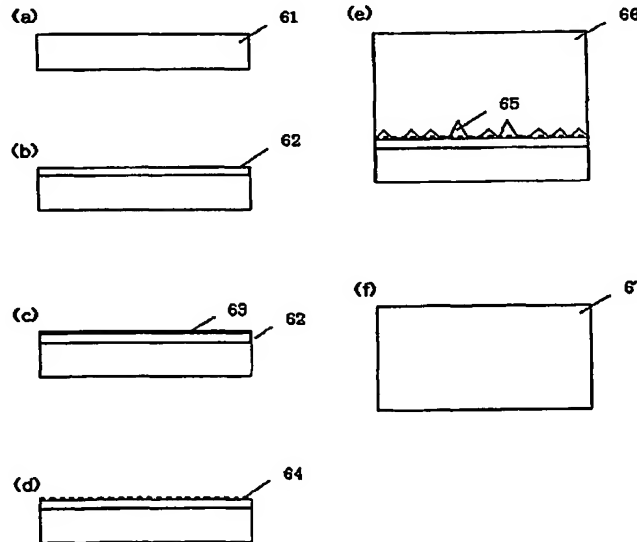
(10) 国際公開番号
WO 2004/006312 A1

- (51) 国際特許分類⁷: H01L 21/205, C23C 16/01, 16/34, C30B 29/38
- (21) 国際出願番号: PCT/JP2003/008360
- (22) 国際出願日: 2003 年 7 月 1 日 (01.07.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2002-193733 2002 年 7 月 2 日 (02.07.2002) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒108-8001 東京都港区芝五丁目7番1号 Tokyo (JP). 日立電線株
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 柴田 真佐知 (SHIBATA, Masatomo) [JP/JP]; 〒300-0026 茨城県土浦市木田余3550番地 日立電線株式会社アドバンスリサーチセンタ内 Ibaraki (JP). 大島 祐一 (OSHIMA, Yuichi) [JP/JP]; 〒300-0026 茨城県土浦市木田余3550番地 日立電線株式会社アドバンスリサーチセンタ内 Ibaraki (JP).
- (74) 代理人: 宮崎 昭夫, 外 (MIYAZAKI, Teruo et al.); 〒107-0052 東京都港区赤坂1丁目9番20号 第16興和ビル 8 階 Tokyo (JP).

[続葉有]

(54) Title: GROUP III NITRIDE SEMICONDUCTOR SUBSTRATE AND ITS MANUFACTURING METHOD

(54) 発明の名称: III族窒化物半導体基板およびその製造方法



(57) Abstract: A group III nitride semiconductor substrate low in defect density and less in warp and its manufacturing method are disclosed. The manufacturing process comprises a sequence of steps of forming a metal Ti film (63) on a sapphire substrate (61), performing nitriding, forming a TiN film (64) having pores, growing an HVPE-GaN layer (66) in which voids (65) are formed by the action of the metal Ti film (63) and the TiN film (64), and separating and removing the sapphire substrate (61) from the portion including the voids (65).

(57) 要約: 本発明は、欠陥密度が低く、かつ反りの少ないIII族窒化物半導体基板、ならびにその製造方法を提供し、例えば、本発明にかかる製造プロセスは、下記する一連の工程

[続葉有]



(81) 指定国 (国内): CN, US.

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

を含む：サファイア基板61上に金属Ti膜63を形成した後、窒化処理して、微細孔を有するTiN膜64を形成する；その後、HVPE-GaN層66を成長する；金属Ti膜63およびTiN膜64の作用により、HVPE-GaN層66中には空隙65が形成される；この空隙65の箇所からサファイア基板61を剥離除去する。

明 細 書

III 族窒化物半導体基板およびその製造方法

技術分野

本発明は、III 族窒化物半導体の自立基板及びその製造方法に関するものである。

背景技術

窒化ガリウム (GaN)、窒化インジウムガリウム (InGaN)、窒化ガリウムアルミニウム (AlGaN) 等のGaN系化合物半導体は、青色発光ダイオード (LED) やレーザ・ダイオード (LD) 用材料として、脚光を浴びている。さらに、GaN系化合物半導体は、耐熱性や耐環境性が良いという特長を活かして、電子デバイス用素子への応用開発も始まっている。

GaN系化合物半導体は、バルク結晶成長が難しいため、実用に耐えるGaNのバルク基板を得ることが困難である。現在広く実用化されているGaN成長用の基板は、サファイア基板であり、単結晶サファイア基板の上に有機金属気相エピタキシャル成長法 (MOVPE法) 等でGaNをエピタキシャル成長させる方法が一般に用いられている。

ところが、サファイア基板はGaNと格子定数が異なるため、サファイア基板上に直接GaNを成長させたのでは、単結晶膜を成長させることができない。このため、サファイア基板上に一旦低温でAlNやGaNのバッファ層を成長させ、この低温成長バッファ層で格子の歪みを緩和させてから、その上にGaNを成長させる方法が考案されている (特開昭63-188983号公報)。この低温成長窒化物層をバッファ層として用いることで、GaNの単結晶エピタキシャル成長は可能になった。しかし、この方法でも、やはり、基板とGaN結晶との格子のずれは如何ともし難く、得られるGaNは無数の欠陥を有している。この欠陥は、GaN系LDを製作する上で、障害となることが予想される。また、近年では、サファイアとGaNの格子定数差に起因して発生する

欠陥の密度を低減する方法として、ELO (Appl. Phys. Lett. 71 (18) 2638 (1997)) や、FIELO (Facet-initiated Epitaxial Lateral Overgrowth) (Jpn. J. Appl. Phys. 38, Part 2, No. 2B, L184 (1999))、ペンデオエピタキシー (MR S Internet J. Nitride Semicond. Res. 4 S1, G3. 38 (1999)) といった成長技術も報告されており、飛躍的に結晶性の改善されたGaNエピタキシャルウェハが得られるようになってきた。

発明の開示

ところが、ELOやFIELO等の方法により、欠陥密度の低い単結晶GaN層は成長できるようになったものの、上述のエピタキシャルウェハには、サファイアとGaNとの格子定数差や熱膨張係数差に起因して、基板が反ってしまうという課題があった。基板に反りが存在すると、取り扱い時に基板が割れやすいばかりでなく、デバイスプロセスのフォトリソグラフィ工程等において、基板にマスクパターンを焼き付ける際、基板面内で焦点を均一に合わせる事が難しく、素子作製時の歩留まりが低下する。このようなことから、欠陥密度が低く、かつ反りのないGaNエピタキシャル基板の開発が切に望まれている。更には、欠陥密度が低く、かつ反りのないGaNバルク基板が得られることが望ましいが、大型バルクGaN結晶の作製は非常に難しく、未だ実用的なものは得られていない。

最近になって、HVPE法（ハイドライド気相エピタキシャル成長法）などの方法で、GaNの厚膜を基板上にヘテロエピタキシャル成長させ、その後基板を除去して、GaNの自立基板を得る方法が提案された。しかし、この方法において、サファイア基板上に成長したGaNを、サファイア基板からエッチングで分離する技術は、今のところ開発されていない。サファイア基板を、研磨で機械的に除去する方法も試みられているが、研磨の過程で基板の反りが増

大し、基板が割れてしまうことがあり、実用化には到っていない。J p n . J .
A p p l . P h y s . V o l . 3 8 (1 9 9 9) P t . 2 , N o .
3 A L 2 1 7 - L 2 1 9 には、サファイア基板上にHVPE法でGa Nを厚く成長させ、その後レーザ・パルスを照射して、Ga N層だけを剥離させる方法が報告されている。しかし、この方法でも、基板にクラックが入りやすいという課題がある。除去し易い基板を用いる方法として、特開2000-12900号公報には、GaAs基板上にHVPE法でGa Nを厚く成長させ、その後GaAs基板をエッチングで除去する方法が開示されている。この方法を用いれば、比較的高歩留まりで、大型のGa N基板を得ることができるが、Ga N結晶成長中にGaAs基板が分解してしまい、Ga N中にAsが不純物として混入してしまうという課題がある。エピタキシャル成長Ga Nの欠陥密度低減には、上述のFIEL Oのような、パターニングされたマスクを用いる選択成長が有効であり、特開平10-312971号公報等の技術が開示されているが、基板を容易に剥離する技術が無かったため、Ga N自立基板の作製には未だ適用されていない。

上記事情に鑑み、本発明は、欠陥密度が低く、かつ反りの少ないIII族窒化物半導体基板を提供することを目的とする。

本発明によれば、
下地基板上に、金属元素含有膜を形成する工程と、
該金属元素含有膜上に接して、空隙部を含むIII族窒化物半導体層を形成する工程と、
前記空隙部を剥離箇所として前記下地基板を剥離して除去する工程と、
を含むことを特徴とするIII族窒化物半導体基板の製造方法が提供される。

また、本発明によれば、
下地基板上に、金属元素含有膜を形成する工程と、
該金属元素含有膜上に接して、第一のIII族窒化物半導体層を成長する工程と、
前記第一のIII族窒化物半導体層の成長温度よりも高い温度で、前記金属元素

含有膜および前記第一の III 族窒化物半導体層を熱処理し、前記第一の III 族窒化物半導体層中に空隙部を形成する工程と、

前記第一の III 族窒化物半導体層上に第二の III 族窒化物半導体層を形成する工程と、

前記空隙部を剥離箇所として前記下地基板を剥離して除去する工程と、
を含むことを特徴とする III 族窒化物半導体基板の製造方法が提供される。

また、本発明によれば、

下地基板上に、微細孔構造を有する金属元素含有膜を形成する工程と、
該金属元素含有膜上に接して、空隙部を含む III 族窒化物半導体層を形成する工程と、

前記空隙部を剥離箇所として前記下地基板を剥離して除去する工程と、
を含むことを特徴とする III 族窒化物半導体基板の製造方法が提供される。

また、本発明によれば、

下地基板上に、少なくとも表面が金属窒化物からなる金属元素含有膜を形成する工程と、

前記金属窒化物に含まれる窒素の脱離処理を行う工程と、
該金属元素含有膜上に接して、空隙部を含む III 族窒化物半導体層を形成する工程と、

前記空隙部を剥離箇所として前記下地基板を剥離して除去する工程と、
を含むことを特徴とする III 族窒化物半導体基板の製造方法が提供される。

また、本発明によれば、

下地基板上に、少なくとも表面が金属窒化物からなる金属元素含有膜を形成する工程と、

該金属元素含有膜上に接して、原料ガスの V/III 比を 10 以下の条件で III 族窒化物半導体を成長させ、空隙部を含む III 族窒化物半導体層を形成する工程と、

前記空隙部を剥離箇所として前記下地基板を剥離して除去する工程と、
を含むことを特徴とする III 族窒化物半導体基板の製造方法が提供される。

さらに、本発明によれば、

下地基板の上に、多孔質層を含む III 族窒化物半導体層を形成した後、該多孔質層を剥離箇所として前記下地基板を剥離して除去する工程を含むことを特徴とする III 族窒化物半導体基板の製造方法が提供される。

また、本発明によれば、

上記製造方法により得られる III 族窒化物半導体基板が提供される。

本発明は、基板上に金属元素含有膜を介して空隙部を有する III 族窒化物半導体層を形成し、この空隙部を剥離箇所として下地基板を剥離して除去するものである。金属元素含有膜は、その上に良好な品質の III 族窒化物半導体層を形成させ、かつ、その III 族窒化物半導体層に空隙を形成する役割を有する。空隙部は、歪み緩和領域として機能し、その上部に形成される III 族窒化物半導体層の結晶品質を向上させるとともに、下地基板の剥離除去を容易にする。

III 族窒化物半導体中の空隙部の存在形態は特に制限がないが、金属元素含有膜上に層状に形成されることが好ましい。この形態を選択することによって、多孔質層を含む III 族窒化物半導体層が安定的に形成され、III 族窒化物半導体層中の残留歪みを効果的に低減できる。また、下地基板の剥離除去が一層容易となり、剥離のための特別なプロセスを経ることなく、III 族窒化物半導体層成長後の降温過程で自然剥離することが可能となる。

本発明における空隙部の形成には、種々の方法を採用することができる。

III 族窒化物半導体に対する分解作用を有する金属を利用して、金属元素含有膜を構成し、かかる分解作用により空隙部を形成してもよいし、金属元素含有膜を微細孔構造とし、その上に III 族窒化物半導体層を形成することで、金属元素含有膜との界面近傍に空隙部を備えた III 族窒化物半導体層を形成できる。

従来のプロセスにおいても、基板上に形成された III 族窒化物半導体層に空隙が導入される例はあった。例えば、背景技術の項で述べた E L O のプロセスにおいて、シリコンマスクを用いてマスク成長させた際、マスクが G a N によって完全に埋め込まれずに空隙が残存する場合がある。また、タングステンマスクを用いたマスク成長においても、マスク上で G a N とタングステンが反応

して空隙が生じることがある。しかしながら、これらは、本来望ましくない空隙がマスク上に意図せずに導入される例であり、この空隙を剥離箇所として下地基板を剥離するものではない。また、この空隙は、本発明のように、歪みを緩和する、また、下地基板の剥離を助ける役割を果たさない。それに対して、本発明は、金属元素含有膜の有する化学的作用または物理的作用により形成された空隙部を有するため、以下のような作用効果を奏する。

第一に、欠陥密度が低く、結晶品質の良好な III 族窒化物半導体基板を得ることができる。空隙を有する領域が、歪み緩和領域として機能し、下地基板と III 族窒化物半導体層との格子定数差や熱膨張係数差に起因する歪みを緩和するからである。

第二に、得られる半導体基板の反りを顕著に低減でき、デバイスプロセスのフォトリソグラフィ工程における歩留まり向上等を図ることができる。空隙を有する層が、歪み緩和領域として機能し、下地基板と III 族窒化物半導体層との格子定数差や熱膨張係数差に起因する歪みを緩和するからである。

第三に、基板の除去を容易に行うことができるため、大口径で、クラックや傷のない、形の整った GaN 単結晶の自立基板を容易に得ることができる。下地基板と III 族窒化物半導体層との間に空隙を有する層が介在するため、自然剥離、または薬液や機械的衝撃等により容易に下地基板を除去できるからである。

図面の簡単な説明

図 1 の (a) ～ (f) は、それぞれ、実施例 1 で用いた、本発明に係る半導体基板の製造方法における各工程を示す断面図である。

図 2 は、実施例 1 における SEM 観察結果を示すグラフィック・イメージである。

図 3 の (a) ～ (e) は、それぞれ、実施例 2 で用いた、本発明に係る半導体基板の製造方法における各工程を示す断面図である。

図 4 は、実施例 4 における、TiN 膜の X 線回折測定結果を示すスペクトル

である。

図5は、実施例2におけるSEM観察結果を示すグラフィック・イメージであり、それぞれ、(a)は、表面のSEM像、(b)は、断面のSEM像である。

図6の(a)～(f)は、それぞれ、実施例3ならびに実施例4で用いた、本発明に係る半導体基板の製造方法における各工程を示す断面図である。

なお、図中において、各符号は下記の意味を有する。

- 11 サファイア基板
- 12 金属Ti膜
- 13 第一のGaN層
- 14 空隙
- 15 TiN膜
- 16 第二のGaN層
- 17 GaN自立基板
- 31 サファイア基板
- 32 GaN層
- 34 TiN膜
- 35 空隙
- 36 HVPE-GaN層
- 37 GaN自立基板
- 61 サファイア基板
- 62 GaN層
- 63 金属Ti膜
- 64 TiN膜
- 65 空隙
- 66 HVPE-GaN層
- 67 GaN自立基板

発明を実施するための最良の形態

本発明は、下地基板上に、金属元素含有膜を形成する工程と、該金属元素含有膜上に接して、空隙部を含む III 族窒化物半導体層を形成する工程と、前記空隙部を剥離箇所として、前記下地基板を剥離して除去する工程と、を含むものである。以下、歪みを十分に緩和でき、基板の剥離が容易となる構造の空隙を、安定的に制御性良く形成する方法について、タイプ I ～ I V に類別して説明する。

タイプ I

タイプ I の製造方法は、

下地基板上に、金属元素含有膜を形成する工程と、
該金属元素含有膜上に接して、第一の III 族窒化物半導体層を成長する工程と、
前記第一の III 族窒化物半導体層の成長温度よりも高い温度で前記金属元素含有膜および前記第一の III 族窒化物半導体層を熱処理し、前記第一の III 族窒化物半導体層中に空隙部を形成する工程と、
前記第一の III 族窒化物半導体層上に第二の III 族窒化物半導体層を形成する工程と、を含む。この製造方法において、金属元素含有膜は、金属の酸化膜や金属窒化膜等であってもよいが、金属単体からなる金属膜であることが好ましい。金属膜の使用では、III 族窒化物半導体に対する分解作用が顕著となり易いからである。

この製造方法によれば、金属元素含有膜上の III 族窒化物半導体層の成長が低温プロセスで行われるため、金属元素含有膜表面が高い触媒活性を維持した状態で層成長を行うことができる。例えば、金属単体からなる膜上に III 族窒化物半導体層を形成する場合、当該層の成長は通常、困難であるが、低温プロセスを採用することにより、比較的良質な結晶品質の層を得ることができる。すなわち、本製造方法によれば、金属元素含有膜の触媒活性を高く維持しつつ、良好な膜質の III 族窒化物半導体層を成長させることができ、優れた品質の III 族窒化物半導体基板を得ることができる。

第一の III 族窒化物半導体層の成長温度は、400℃以上800℃以下とす

ることが好ましい。この条件を選択することによって、金属元素含有膜上に好適に III 族窒化物半導体層を成長させることができる。前述したように、金属元素含有膜として金属単体からなる金属膜を用いた場合、通常、その上の III 族窒化物半導体層の成長が困難となるが、上記のような低い成長温度とすることによって、安定的に層成長させることができる。

空隙部を形成するための熱処理は、900℃以上1400℃以下の温度で行うことが好ましい。この条件を選択することによって、歪みを十分に緩和でき、基板の剥離が容易となる構造の空隙を、安定的に制御性良く形成することができる。なお、この熱処理は、例えば、窒素ガス、酸素ガス、水素ガス、あるいはこれらの混合ガス雰囲気中で行うことができるが、窒素ガスやアンモニアガス等、窒素元素を含有するガスを用いることが好ましい。この窒素含有雰囲気を選択することにより、空隙部を好適に形成することができる。この熱処理は、特に別工程として設けなくとも、第二の III 族窒化物半導体層を成長させる際の熱処理によって空隙を形成してもよい。例えば、GaN系半導体のエピタキシャル成長においては、通常、1000℃以上の温度で成長を行うので、金属元素含有膜を下地層としてGaN層をかかるとして成長させることにより、金属元素含有膜との界面近傍に空隙部の設けられたGaN層を安定的に得ることができる。

第一の III 族窒化物半導体層の厚みは、好ましくは20nm以上、より好ましくは50nm以上とし、好ましくは2000nm以下、より好ましくは1000nm以下とする。前記の厚さを選択することによって、III 族窒化物半導体層の結晶品質を良好に保ちつつ、層中に空隙を安定的に制御性良く形成することができる。

タイプ II

タイプ II の製造方法は、
下地基板上に、微細孔構造を有する金属元素含有膜を形成する工程と、
該金属元素含有膜上に接して、空隙部を含む III 族窒化物半導体層を形成する工程と、を含む。微細孔構造を有する金属元素含有膜は、少なくとも表面が金

属窒化物からなっていることが好ましい。このようにすれば、金属元素含有膜上に良好な品質の III 族窒化物半導体層をエピタキシャル成長させることができる。

微細孔構造を有する金属元素含有膜は、下地基板表面（異種基板上に直接金属元素含有膜を形成する場合は異種基板表面、異種基板上に III 族窒化物半導体膜を形成する場合は当該 III 族窒化物半導体膜）と格子整合しない金属材料を、比較的高い結晶性の得られる成膜方法、成膜条件で形成することにより得ることができる。下地基板と結晶構造が異なり、また、格子定数も異なるために、膜中に大きな残存歪みが発生し、微細孔構造が生じるものと考えられる。この上に、III 族窒化物半導体層を成長させると、エピタキシャル情報は、微細孔を通して下地基板から III 族窒化物半導体層に受け継がれ、この III 族窒化物半導体層中に微細な空隙が多数発生する。

なお、上記微細孔を有する構造は、成膜条件の調整によって作製することもできるが、金属膜や金属窒化膜を形成後、適宜、熱処理を行うことによっても作製することができる。空隙形成のための熱処理は、金属元素含有膜の材料によって適宜選択される。例えば、チタン膜を形成した場合、熱処理温度は好ましくは 700℃以上、より好ましくは 800℃以上とする。温度が低すぎると、空隙の形成効率が低下することがある。なお、熱処理温度の上限については、成膜材料等によって適宜設定されるが、Ga N系材料の場合、1400℃以下とすることが好ましい。

タイプ III

タイプ III の製造方法は、

下地基板上に、少なくとも表面が金属窒化物からなる金属元素含有膜を形成する工程と、

前記金属窒化物に含まれる窒素の脱離処理を行う工程と、

該金属元素含有膜上に接して、空隙部を含む III 族窒化物半導体層を形成する工程と、を含む。この製造方法によれば、金属元素含有膜表面の触媒活性が向上し、III 族窒化物半導体層中により安定的に空隙を形成することができる。

この製造方法における金属元素含有膜は、下地基板上に金属膜を形成した後、該金属膜を窒化処理する方法や、下地基板上に金属窒化膜を形成する方法により形成することができる。また、前記窒素の脱離処理は、前記金属元素含有膜を還元性雰囲気 접촉させる等の処理とすることができる。還元性雰囲気とは、水素やアンモニア等を含む雰囲気等をいう。

タイプ I V

タイプ I V の製造方法は、
下地基板上に、少なくとも表面が金属窒化物からなる金属元素含有膜を形成する工程と、
該金属元素含有膜上に接して、原料ガスの V / III 比を 10 以下の条件で III 族窒化物半導体を成長させ、空隙部を含む III 族窒化物半導体層を形成する工程と、を含む。こうすることにより、金属元素含有膜上の III 族窒化物半導体層の横方向成長を促進して、空隙を好適に形成することができる。

本発明における各プロセスや使用する材料等については、様々な構成を採用することができる。以下、そうした構成について説明する。

本発明において、金属元素含有膜は下地基板の全面に形成することができる。こうすることによって、空隙を基板全面にわたって形成でき、歪みをより効果的に緩和できる上、基板の剥離が一層容易となる。

本発明において、金属元素含有膜は、III 族窒化物半導体に対して分解を促す触媒作用を有する金属元素を含有するものとすることができる。こうした金属元素として、遷移元素、特に d - ブロック遷移元素を例示することができる。なかでも、スカンジウム、イットリウム、チタン、ジルコニウム、ハフニウム、バナジウム、ニオブ、タンタル、タングステン、クロム、モリブデン、タングステン、レニウム、鉄、ルテニウム、オスミウム、コバルト、ロジウム、イリジウム、ニッケル、パラジウム、マンガン、銅、白金および金からなる群から選択される一または二以上の元素とすることが好ましい。こうした材料を用いることにより、III 族窒化物半導体層に好適な形態の空隙を形成することがで

きる。

上記金属元素のうち、特に、チタン、ジルコニウム、ハフニウム、タンタル、タングステン、白金、コバルトおよびニッケルは、III 族窒化物半導体層に空隙を形成しやすく、好ましい。さらに、チタン、ジルコニウム、ハフニウム、タンタルおよびタングstenは、III 族窒化物半導体層の成長温度においても比較的安定であり、本発明に好ましく用いることができる。ただし、タングstenを選択する場合は、600℃程度の低温でもGaNの分解が起こることから、空隙が急激に発生することがあり、取り扱いに注意を要する場合がある。

上記金属がIII 族窒化物半導体層中に空隙を形成する理由は、必ずしも、明らかではないが、上記金属がIII 族窒化物半導体に触媒として作用し、分解を促進するものと推察される。

本発明における金属元素含有膜は、さらに以下の条件を満たすものが好ましい。

(i) 下地基板の配向性を伝達し、金属元素含有膜上にIII 族窒化物半導体層が好適に単結晶エピタキシャル成長できること。金属元素含有膜は、六方晶系又は立方晶系の結晶系を有し、下地基板上で、金属元素含有膜が六方晶系であれば[0001]軸方向、立方晶系であれば[111]軸方向に配向できることが望ましい。

(ii) 金属元素含有膜の融点、あるいは分解開始温度が、その上に形成するIII 族窒化物半導体層の成長温度よりも高く、当該成長温度において膜の形態を保つことができること。

(iii) 金属元素含有膜上に成長するIII 族窒化物半導体層の成長温度における蒸気圧が十分に低く、当該成長温度において昇華が生じないこと。

(iv) 金属元素含有膜上に成長するIII 族窒化物半導体層の成長温度において、窒化物半導体やその原料ガス、成長雰囲気ガス（アンモニアガスや水素ガス等）と反応せず、結晶配向性が乱れないこと。

このような条件を満たす金属元素含有膜を利用することで、より一層結晶品質の優れたIII 族窒化物半導体基板を得ることができる。

本発明において利用する金属元素含有膜は、金属単体でも金属化合物でもよく、単層膜でも、二種類以上の膜の積層した複合膜であってもよい。好ましくは、金属膜、金属窒化膜またはこれらの積層体とする。

本発明において利用する金属元素含有膜は、その上に良質な結晶品質の III 族窒化物半導体層を成長させるための下地層としての役割を果たすため、その表面の少なくとも一部が、金属窒化物となっていることが好ましい。この構成とすることにより、通常の成膜温度で III 族窒化物半導体を好適に成長させることができる。このような理由から、金属元素含有膜を構成する材料として、窒化しやすい金属元素を選択することが好ましい。このような観点からは、金属元素含有膜を構成する金属元素として、チタン、タンタル、タングステン等が好適である。なお、チタンなどの金属膜は、III 族窒化物半導体の成長雰囲気中に曝されることで、その表面が窒化されるため、特に窒化のための工程を設けなくてもよいが、窒化の度合いを制御するための工程を独立に設けてもよい。また、空隙を形成する工程の熱処理雰囲気に、水素と同時に窒素ガス又は窒素原子を含有する化合物ガスを導入することで、空隙の形成と同時に、チタンの窒化を行うことも可能である。なお、上述したタイプ I のプロセスでは、金属元素含有膜上の III 族窒化物半導体の成長を低温で行うため、この場合は金属元素含有膜を金属単体で構成することができる。

また、本発明において利用する金属元素含有膜は、その上に形成される III 族窒化物半導体層に作用して、空隙を発生させる役割を有していることから、金属元素含有膜表面の少なくとも一部に金属単体等の触媒活性の高い面が露出していることが好ましい。ここで、金属元素含有膜表面とは、平坦膜であれば、その上面をいい、微細孔を有する膜では、孔の内壁および膜上面の両方をいう。これらの箇所に金属単体等の触媒活性の高い面が露出していれば、空隙を有する III 族窒化物半導体層が好適に形成される。

本発明において利用する金属元素含有膜の厚さは、材質等に応じて適宜設定されるが、例えば、3 nm 以上、より好ましくは 5 nm 以上とする。また、金属元素含有膜厚さの上限については、500 nm 以下、より好ましくは 50 nm

m以下とする。こうすることにより、金属元素含有膜上に形成される III 族窒化物半導体層の結晶品質を良好に維持しつつ、金属元素含有膜上の空隙を好適に形成することができる。

金属元素含有膜を堆積する手法は、蒸着法やスパッタ法、各種 CVD 法などが利用できる。金属元素含有膜は、その表面が平坦で、かつ基板表面全面を覆っていることが望ましく、膜中に微細孔を有する構造であってもよい。このような微細孔を有する構造とすれば、金属元素含有膜の上に形成される III 族窒化物半導体層中の欠陥密度を効果的に低減することができる。III 族窒化物半導体層は、孔を覆って成長することが可能である。

金属元素含有膜の材料としてチタンを選択した場合を例に挙げると、金属膜を窒化し、略均一な孔を生じさせる熱処理は、700℃以上1400℃以下の温度で行うことが望ましい。これは、700℃未満では窒化反応が十分に進行せず、略均一な孔を生じさせることができないからである。下地基板として窒化物半導体基板あるいは窒化物半導体エピタキシャルウェハを用いた場合、1400℃を超えると単結晶窒化ガリウム層の熱分解が過剰に進行し、金属窒化膜が剥離してしまう恐れがある。前記金属膜を窒化し、略均一な孔を生じさせる熱処理は、窒素ガスまたは窒素含有化合物ガスを含む雰囲気中で行うことが望ましい。この熱処理条件を選択することにより、III 族窒化物半導体層中に好適な形態の空隙を生成し得る、微細孔を備えた膜を形成することができる。

本発明において、金属元素含有膜の形成条件を適宜調整してもよく、また、金属元素含有膜形成後、その上に III 族窒化物半導体層を形成する前に、金属元素含有膜の表面処理を行っても良い。この表面処理を施すことにより、

(i) 金属元素含有膜の有する III 族窒化物半導体分解作用（触媒作用）が十分に発揮され、あるいは、

(ii) 横方向成長を促進して、金属元素含有膜上にブリッジ的な構造が形成され、

応力緩和効果、基板剥離効果の高い空隙部がより一層安定的に形成されるようになる。以下、このような表面処理の方法の例について説明する。

方法 1

金属元素含有膜の形成速度を 1 nm/s 以下とする。こうすることによって、金属元素含有膜の配向性が適度に保たれ、応力緩和効果、基板剥離効果の高い空隙部を好適に形成することができる。例えば、Ti の場合、蒸着速度を 1 nm/s 以下とすれば、Ti の $[0001]$ 配向性が良好に維持され、窒化した場合にも良好な結晶性が得られる。この結果、窒化膜表面に結晶方位の異なる島状結晶が析出することを抑制でき、本発明の意図する空隙を好適に形成することができる。

方法 2

金属元素含有膜の厚さを調整する。例えば、金属元素含有膜の厚さを、 $5 \text{ nm} \sim 50 \text{ nm}$ とする。こうすることにより、金属元素含有膜上に形成される III 族窒化物半導体層の結晶品質を良好に維持しつつ、金属元素含有膜上の空隙を好適に形成することができる。金属元素含有膜材料として Ti を採用した場合、Ti の厚さは、 $5 \text{ nm} \sim 50 \text{ nm}$ が望ましい。Ti が薄すぎると、窒化処理後の網目が大きくなりすぎ、TiN の面積が少なくなり、空隙の形成が不十分となり、剥離ができなくなるからである。また、 50 nm 以上に厚くなりすぎると、チタン窒化膜の結晶性が悪くなり、該窒化膜表面に結晶方位の異なる島状結晶が析出しやすくなり、そのため、III 族窒化物半導体層の横方向成長が阻害されて、空隙の形成が不十分となるからである。

方法 3

金属元素含有膜上に III 族窒化物半導体層を成長する前に、金属元素含有膜表面をウェット処理する。このようにすれば、金属元素含有膜上の自然酸化膜が取り除かれ、空隙形成のための触媒作用が十分に発揮されるようになる。ウェット処理は、例えば、HF に 30 分間浸漬し、水洗するといった方法を利用することができる。

方法 4

金属元素含有膜上の III 族窒化物半導体層成長時のキャリアガス組成を調整する。こうすることにより、金属元素含有膜上の III 族窒化物半導体層の横方

向成長を促進して、空隙を好適に形成することができる。例えば、III 族窒化物半導体層をHVPEにより形成し、成長時のキャリアガスを、不活性ガス(N₂など)を70%以上含有する組成とする。

方法5

金属元素含有膜上のIII 族窒化物半導体層成長時の反応ガス組成を調整する。すなわち、V/III 比を調整する。具体的には、V/III 比を10以下とする。こうすることにより、金属元素含有膜上のIII 族窒化物半導体層の横方向成長を促進して、空隙を好適に形成することができる。

方法6

金属元素含有膜上のIII 族窒化物半導体層成長時のドーピングプロファイルを調整する。例えば、Siを不純物として導入し、n型III 族窒化物半導体基板を形成する場合、

成長開始後、5 μ mの厚さになるまでは、Si原子濃度が $5 \times 10^{17} \text{ cm}^{-3}$ 以下になるようにする。これは、Siを添加しすぎると横方向成長が阻害されるという理由からである。

なお、上記方法において、金属元素含有膜上のIII 族窒化物半導体層成長時の成長温度は800℃以上が望ましい。金属元素含有膜を構成する金属の触媒作用がその温度以上で発揮されるからである。

本発明におけるIII 族窒化物半導体層の成長法は、MOVPE法（有機金属気相エピタキシャル成長法）をはじめとして、MBE法（分子線エピタキシャル成長法）、HVPE法（ハイドライド気相エピタキシャル成長法）など、種々の方法を利用することが可能である。III 族窒化物半導体の自立基板を得るための厚膜III 族窒化物半導体成長には、HVPE法を用いるのが望ましい。これは、結晶成長速度が速く、厚膜を得るのが容易であるためであるが、MOVPE法などの別の方法によっても、また、III 族窒化物半導体を途中までMOVPE法で成長し、その後、HVPE法でIII 族窒化物半導体を厚く成長させるなど、複数の成長法を組み合わせてもかまわない。

本発明における III 族窒化物半導体層の成長では、不活性ガスまたはこれと水素等との混合ガスをキャリアガスとして用いることができる。不活性ガスは、 N_2 、He、Ne、Ar、Kr、Xeの少なくとも1種類を含むことができる。III 族窒化物層を形成する場合に、成長初期にキャリアガスとして窒素などの不活性ガスを用い、その後、キャリアガスを水素に切り替えて、結晶性に優れた層を成長させることもできる。

本発明において、下地基板としては特に制限がなく、種々のものを用いることができる。例えば、サファイア、シリコン、SiC、ランガサイト、Al、GaAs等の異種材料基板や、GaN、AlN、AlGaN等のIII 族窒化物半導体からなる基板が例示される。例えば、サファイアを用いる場合、C面、A面、R面等を用いることができる。下地基板にオフ角がついていても構わないが、 1° 以内のオフ角とすることが好ましい。下地基板のオフ角を 1° 以内とすることにより、金属膜の配向性を良好に保ち、この金属膜上にIII 族窒化物半導体層を良好に成長させることができる。

本発明において、下地基板は、上記材料からなる基板からなるものとしてもよいし、その上に、適宜、GaN低温成長バッファ層を介してIII 族窒化物半導体を形成した構成のものとしてもよい。

本発明において、III 族窒化物半導体層は種々の半導体層とすることができ、GaN、AlGaN、InGaNまたはInAlGaN等とすることができ、このうち、金属元素含有膜近傍、例えば、金属元素含有膜上100nmにわたる領域は、GaN、あるいはアルミ組成が0.1以下のAlGaNにより構成することが望ましい。この構成とすることによって、金属元素含有膜近傍に、応力緩和および基板剥離に好適な空隙を制御性良く形成できるからである。

III 族窒化物半導体層の厚さは、 $1\mu m$ 以上であることが望ましい。金属窒化膜表面には微小な孔が存在する場合があります、III 族窒化物半導体層の成長初期には、その表面にも孔が引き継がれる。この孔は、徐々に埋まって、最終的には無くなるが、この孔が埋まって表面が完全な平坦面になるために、III 族窒化物半導体層の厚さは $1\mu m$ 以上とすることが好ましい。

III 族窒化物半導体層の空隙率は、好ましくは 20%以上、より好ましくは 30%以上とし、また、好ましくは 90%以下、より好ましくは 80%以下とする。空隙率が小さすぎると、歪緩和の効果が少なく、基板の反りの低減、欠陥密度の低減効果が得られないことがある。一方、空隙率が大きすぎると、金属元素含有膜上への III 族窒化物半導体層成長の際、金属膜が部分的に剥離を起こし、結晶成長が阻害されることがある。

本発明において、金属膜上に III 族窒化物半導体層を形成する工程は、金属膜上に、直接または他の層を介して、開口部を有するマスクを形成した後、この開口部を成長領域として、開口部およびマスク上に III 族窒化物半導体層をエピタキシャル成長させる工程とすることができる。このマスク成長を利用する場合、マスク開口部を成長起点として、最初に開口部、次いでマスクを覆うように基板全面に III 族窒化物半導体がエピタキシャル成長する。このような成長法として、選択横方向成長を行う ELO とよばれる方法や、ファセット構造を形成させながら選択マスク成長させる FIELO とよばれる方法を採用することができる。

本発明において、III 族窒化物半導体層を形成する工程の後、下地基板を剥離除去する。下地基板を除去する方法としては、III 族窒化物半導体層成長後、雰囲気温度を降下させることにより、前記下地基板を自然剥離する方法、空隙を有する III 族窒化物半導体層に応力を加え、機械的に前記下地基板を剥離する方法、金属元素含有膜または III 族窒化物半導体層中の空隙部の設けられた領域をエッチング除去して、下地基板を剥離する方法等を用いることができる。

次に、本発明において、金属元素含有膜として、Ti 含有膜を用いた例について説明する。

本発明者らは、Ti や Ni などの特定の金属膜上に積層された III 族窒化物半導体層に熱処理を行うと、当該 III 族窒化物半導体層中に空隙が形成されることを見出した。

(i) Ti/TiN の触媒作用は、800℃未満の低温では顕著に低くなること。

(ii) 500～800℃程度であれば、Ti上にGaN結晶を成長することは可能であること。

上記二つの知見により、Ti/TiNの作用で分解されない基板、例えば、サファイア基板などを用いて、次の態様1～態様3に例示するような方法によって、空隙部を生じさせることが可能であることがわかった。

(態様1)

本態様1は、前述のタイプIに属するものである。まず、サファイア基板にTiを蒸着する。次に、低温でGaNを成膜する。その後、昇温して低温GaN中にボイドを生じさせる。つづいて高温で厚膜GaNを成長し、その後、自然剥離やエッチングによりサファイア基板を除去して自立基板を得る。

(態様2)

本態様2は、前述のタイプIIに属するものである。本態様2は、窒化処理なしで、金属元素含有膜上部に空隙部を形成するものである。本発明者らは、下地基板表面（異種基板上に直接金属元素含有膜を形成する場合は異種基板表面、異種基板上にIII族窒化物半導体膜を形成する場合は当該III族窒化物半導体膜）と格子整合しない金属窒化物や金属の薄膜を形成することで、微細孔構造を有する薄膜が形成できることを見出した。このとき、金属や金属窒化物の薄膜を形成した後、この薄膜に対して、窒化処理や熱処理を特に行わなくてもよい。金属やその金属窒化物の薄膜は、下地基板とは、結晶構造および格子定数が異なるため、上記薄膜中に大きな歪が加わる。この結果、結晶粒境界で孔が生成し、微細孔構造が生じるものと考えられる。その上にIII族窒化物半導体層を結晶させると、エピタキシャル情報は、微細孔を通して、下地基板から当該III族窒化物半導体層に受け継がれる。上記薄膜上に現われた結晶は横方向成長により、お互いに合体して窒化物連続膜が形成されるが、上記薄膜とIII族窒化物半導体層の界面には、微細な空隙が多数発生する。

なお、上記微細孔を有する構造は、金属膜や金属窒化膜の成膜条件の調整によって作製することもできるが、金属膜や金属窒化膜を形成後、適宜、熱処理を行うことによっても作製することができる。空隙形成のための熱処理は、金

属元素含有膜の材料によって適宜選択される。例えば、チタン膜を形成した場合、熱処理温度は、好ましくは 700°C 以上、より好ましくは 800°C 以上とする。温度が低すぎると、空隙の形成効率が低下することがある。なお、熱処理温度の上限については、成膜材料等によって適宜設定されるが、GaN系材料の場合、 1400°C 以下とすることが好ましい。

(態様3)

本態様は、前述のタイプ III に属するものである。窒化物層を成長させる前の昇温時は、 H_2 雰囲気のみで行うこととしてもよい。この条件を選択することによって、埋め込み前に、TiN表面を H_2 雰囲気に曝してNの脱離を促進し、Tiを一部露出させることができる。この結果、Tiの有する III 族窒化物半導体に対する分解作用が顕著となり、空隙部が好適に形成される。

本態様では、金属元素含有膜膜上に窒化物半導体層を成長させる際、少なくとも初期成長段階において、V/III 比 <10 とする。相対的にGaリッチな条件で成長を行うことで、初期成長段階におけるTiNのNの脱離を促進して、表面に触媒活性の高いTiを露出させることができる。

実施例

(参照例)

直径2インチの単結晶サファイア基板のC面上に、厚さ 30 nm の金属Ti膜を蒸着した。この基板を電気炉内に入れて、 NH_3 を20%混合した N_2 気流中、 $1050^{\circ}\text{C} \times 30\text{ min}$ の熱処理を施し、Ti膜表面を窒化した。その後、 N_2 雰囲気下で 1040°C まで昇温し、GaNを約 500 nm 厚に堆積し、HVPE-GaN層を形成した。キャリアガスとしては N_2 を用いた。得られた基板を走査型電子顕微鏡(SEM)で断面観察したところ、Ti膜上部に空隙が多数発生し、多孔質層が形成されていることが確認された。

また、金属Ti膜をコバルト膜に代えて同様の実験を行ったところ、コバルト膜上部に空隙が多数発生し、多孔質層が形成されていることが確認された。さらに、ニッケル膜、白金膜について同様の実験を行ったところ、これらの膜

上部に空隙が多数発生し、多孔質層が形成されていることが確認された。

これらの実験結果を踏まえ、本発明者らはTi膜を用いてさらに詳細に実験を行い、検討を進めた。以下、本発明を実施例に基づいて、さらに詳細に説明する。各実施例におけるプロセス条件の詳細および評価結果は、表1にまとめた。なお、実施例中、TiやTiN膜等の直上のGaN層の成長において、実施例2を除き、不純物として、シリコンを $5 \times 10^{17} \text{ cm}^{-3}$ ドーピングした。

(実施例1)

本実施例の各工程について、図1を用いて説明する。初めに、直径2インチの単結晶サファイア基板11(図1(a))のC面上に、厚さ30nmの金属Ti膜12を成膜速度0.8nm/sで蒸着した(図1(b))。この基板をHVPE炉に入れ、GaClとNH₃を原料として、750℃で第一のGaN層13を1μm成長した(図1(c))。次に、同炉内で基板温度を1050℃に昇温し、NH₃気流中で30分間熱処理を施すことにより、金属Ti膜12がTiN膜15に変化するとともに、第一のGaN層中に空隙14が形成される(図1(d))。

引き続き、同炉内で、第一のGaN層13上にGaClとNH₃を原料とし、SiH₂Cl₂をドーパントとして、1050℃でSiドーパの第二のGaN層16を250μm成長した(図1(e))。なお、これらの成長は常圧で行い、キャリアガスとして、H₂ 10%およびN₂ 90%(体積基準)を混合した混合ガスを用いた。成長ガスのV/III比は、10とした。

第二のGaN層16の成長終了後、第一のGaN層13および第二のGaN層16の積層体は、降温過程においてサファイア基板11から自然に剥離し、GaNの自立基板が得られた。剥離したGaN層の界面は、空隙14が表面に出ているため、微細な凹凸が全面に観察された。凹凸を有する面は、ダイヤモンド砥粒を用いて研磨することで、平坦に仕上げた。その結果、単結晶のGaN自立基板17が得られた(図1(f))。

得られたGaN自立基板17の反りを測定したところ、基板の反りの曲率半径は約10mと、非常に平坦な基板が得られていることが確認された。また、

得られたGaN自立基板17の表面（下地基板を剥離した側と反対側の面）を原子間力顕微鏡で観察し、表面のピットの密度を測定したところ、 $2 \times 10^6 \text{ cm}^{-2}$ と少なく、結晶性が高い基板であることが確認された。

なお、上記と同様にして図1（e）の途中までの工程を実施し、第二のGaN層16を数 μm の厚さに成長させた後、この基板を割り、その断面をSEM（走査型電子顕微鏡）で観察したところ、図2に示すように、サファイア基板上にTiの窒化膜層を介して空隙を有するGaN層があり、その上に平坦なGaN層が堆積されている構造になっていることが確認できた。なお、断面SEM写真から見積もられる第一のGaN層13の空隙率は約50%であった。本法で成長した結晶の結晶性、平坦性が高かった理由は、この空隙を有する第一のGaN層13の介在に負うものと考えられる。

（実施例2）

本実施例の各工程について、図3を用いて説明する。直径2インチの単結晶のサファイア基板31（図3（a））のC面上に、TMGと NH_3 を原料としてMOVPE法によりアンドープのGaN層32を1 μm 成長した（図3（b））。こうして得られたGaNエピタキシャル基板上に、 TiCl_4 と NH_3 を原料としてCVD法により、800℃でTiNを20nm堆積させ、TiN膜34を設けた（図3（c））。成膜速度は約1nm/sとした。この試料のX線回折測定を行ったところ、図4に示すように、TiNの回折ピークが観察され、TiN膜34は[111]方向に配向した膜であることが確認された。

また、TiN膜34を形成した図3（c）の段階の試料表面および断面をSEMで観察したところ、それぞれ、図5のような構造になっていた。図5（a）は、TiN膜34を上面からみた図、図5（b）は、TiN膜34の断面図である。TiN膜の表面には、サブミクロンオーダーの微小な孔が均一に形成されており、下地のGaN結晶表面が部分的に露出している状態であった。

これをHVPE炉に入れ、 N_2 雰囲気下で1040℃まで昇温し、300 μm 厚のGaNを堆積し、HVPE-GaN層36を設けた（図3（d））。成長に用いた原料は、 NH_3 とGaClである。また、供給ガス中のGaCl分圧、

NH_3 分圧は、それぞれ、 8×10^{-3} atm、 8×10^{-2} atmである。成長は常圧で行い、成長温度は 1040°C とした。キャリアガスとして、 N_2 を用いた。 N_2 をキャリアガスとして用いるのは、TiN膜上の空隙35の形成を促進するためである。 N_2 の他にも、Ar、Heなどの不活性ガスを用いることで同様な効果が得られる。

HVPE-GaN層36は、成長終了後の降温過程において、空隙35を剥離箇所としてサファイア基板31から自然に剥離した。剥離したHVPE-GaN層36の界面は、空隙35が表面に出ているため、微細な凹凸が全面に観察された。凹凸を有する面は、ダイヤモンド砥粒を用いて研磨することで、平坦に仕上げた。その結果、単結晶のGaN自立基板37が得られた(図3(e))。

得られたGaN自立基板37の表面は、非常に平坦で、顕微鏡観察およびSEM観察により、サファイア基板上に低温成長バッファ層を介して成長した従来のGaN層と比較して、同等かそれ以上の良好な表面状態であった。また、上記と同様にして作製した別の試料について、断面SEM写真からGaN層の空隙率を見積もったところ、約50%であった。

また、得られたGaN自立基板37の反りを測定したところ、基板の反りの曲率半径は約12mと、非常に平坦な基板であることが確認された。また、得られたGaN自立基板37の表面(下地基板を剥離した側と反対側の面)を、熱リン酸、硫酸混合液(250°C)に浸し、エッチピットで転位密度を調べた結果、 1×10^6 個/ cm^2 と非常に少なく、結晶性の高い基板であることが確認された。

(実施例3)

本実施例の各工程について、図6を用いて説明する。まず、直径2インチの単結晶のサファイア基板61(図6(a))のC面上に、TMGと NH_3 を原料としてMOVPE法によりアンドープGaN層62を $1\mu\text{m}$ 成長した(図6(b))。こうして得られたGaNエピタキシャル基板上に、金属Tiを20nm蒸着し、金属Ti膜63を設けた(図6(c))。成膜速度は 0.8nm/s とした。この基板を電気炉内に入れて、 NH_3 を20%混合した N_2 気流中、

1050℃×30minの熱処理を施し、TiN膜64を形成した(図6(d))。その表面および断面をSEMで観察したところ、TiN膜の表面にはサブミクロンオーダーの微小な孔が均一に形成されており、下地のGaN結晶表面が部分的に露出している状態であった。

これをHVPE炉に入れ、N₂雰囲気下で1040℃まで昇温し、GaNを約300μm厚に堆積し、HVPE-GaN層66を設けた(図6(e))。この層の成長は二段階で行った。

第一段階の成長に用いた原料は、NH₃とGaClである。また、供給ガス中のGaCl分圧、NH₃分圧は、それぞれ、 8×10^{-3} atm、 5.6×10^{-2} atmであり、V/III比は7とした。成長は、常圧で行い、キャリアガスとして、H₂ 10%を混合したN₂を用いた。この条件でGaNを20μm程度成長し、次にキャリアガスをH₂に切り替え、引き続き第二段階のGaN成長を行った。このとき、H₂キャリアガスでの成長における供給ガス中のGaCl分圧、NH₃分圧をそれぞれ、 1×10^{-2} atm、 2.5×10^{-1} atmとした。以上の二段階の成長により、300μmの厚さのGaN層を成長した。GaN層表面は、全てN₂キャリアガス中で成長を行った場合に比較して、異常成長の抑制や表面モフォロジの改善がみられた。HVPE-GaN層66は、成長終了後の降温過程において、空隙65を剥離箇所としてサファイア基板61から自然に剥離した。剥離したHVPE-GaN層66の剥離面は、空隙65が表面に出ているため、微細な凹凸が全面に観察された。凹凸を有する面は、ダイヤモンド砥粒を用いて研磨することで、平坦に仕上げた。その結果、単結晶のGaN自立基板67が得られた(図6(f))。

得られたGaN自立基板67の表面は、非常に平坦で、顕微鏡観察およびSEM観察により、サファイア基板上に低温成長バッファ層を介して成長した従来のGaN層と比較して、同等かそれ以上の良好な表面状態となっていることを確認した。また、上記と同様にして作製した別の試料について断面SEM写真からGaN層の空隙率を見積もったところ、約50%であった。

得られたGaN自立基板67の反りを測定したところ、基板の反りの曲率半

径は約11μmと、非常に平坦な基板であった。また、得られGaN自立基板67の表面（下地基板を剥離した側と反対側の面）を、熱リン酸、硫酸混合液（250℃）に浸し、エッチピットで転位密度を調べた結果、 1×10^6 個/cm²と非常に少なく、結晶性の高い基板であることが確認された。

（実施例4）

本実施例の各工程について、図6を用いて説明する。直径2インチの単結晶サファイア基板61のC面上に、TMGとNH₃を原料として、MOVPE法によりアンドープのGaN層62を1μm成長した（図6（b））。こうして得られたGaNエピタキシャル基板上に、金属Tiを20nm蒸着し、金属Ti膜63を設けた（図6（c））。成膜速度は、0.8nm/sとした。この基板を電気炉内に入れて、NH₃を20%混合したN₂気流中、1050℃×30minの熱処理を施し、TiN膜64を形成した（図6（d））。この表面および断面をSEMで観察したところ、TiN膜の表面には、サブミクロンオーダーの微小な孔が均一に形成されており、下地のGaN結晶表面が部分的に露出している状態である。

以上のようにして得られた基板をHVPE炉に入れ、H₂雰囲気中で1040℃まで昇温し、GaNを約300μmの厚さに堆積した。この層の成長は二段階で行った。

第一段階の成長に用いた原料は、NH₃とGaClである。また、供給ガス中のGaCl分圧、NH₃分圧は、それぞれ 8×10^{-3} atm、 1×10^{-1} atm（V/III比は、12.5）で、成長は常圧で行い、キャリアガスとして、N₂を用いた。この条件でGaNを20μm程度成長し、次にキャリアガスをH₂に切り替え、引き続き第二段階のGaN成長を行った。このとき、H₂キャリアガスでの成長における供給ガス中のGaCl分圧、NH₃分圧を、それぞれ、 1×10^{-2} atm、 2.5×10^{-1} atmとした。以上の二段階の成長により、300μmの厚さのGaN層を成長した。

GaN層表面は、全てN₂キャリアガス中で成長を行った場合に比較して、異常成長の抑制や表面モフォロジの改善がみられた。HVPE-GaN層66は、

成長終了後の降温過程において、空隙 65 を剥離箇所としてサファイア基板 61 から自然に剥離した。剥離した HVPE-GaN 層 66 の界面は、空隙 65 が表面に出ているため、微細な凹凸が全面に観察された。凹凸を有する面は、ダイヤモンド砥粒を用いて研磨することで、平坦に仕上げた。その結果、単結晶の GaN 自立基板 67 が得られた (図 6 (f))。

得られた GaN 自立基板 67 の表面は、非常に平坦で、顕微鏡観察および SEM 観察により、サファイア基板上に低温成長バッファ層を介して成長した従来の GaN 層と比較して、同等かそれ以上の良好な表面状態となっていることを確認した。また、上記と同様にして作製した別の試料について、断面 SEM 写真から GaN 層の空隙率を見積もったところ、約 60% であった。

得られた GaN 自立基板 67 の反りを測定したところ、基板の反りの曲率半径は約 13 m と、非常に平坦な基板であった。また、得られた GaN 自立基板 67 の表面 (下地基板を剥離した側と反対側の面) を、熱燐酸、硫酸混合液 (250°C) に浸し、エッチピットで転位密度を調べた結果、 9×10^5 個/cm² と非常に少なく、結晶性の高い基板であることが確認された。

上記実施例においては、TiN 膜の表面を H₂ 雰囲気で還元処理したが、この処理に代えて、HF 溶液を用いてウエット処理することもできる。例えば、HF に 30 分間浸漬し、水洗するという処理により、GaN 層中に空隙 65 を好適に形成することができる。

(比較例 1)

本比較例では、直径 2 インチの単結晶サファイア C 面基板上に、Ti 膜を成膜速度約 2 nm/s として 100 nm 蒸着し、その上に酸化防止のために金膜を膜厚 10~20 nm で蒸着した。この基板を MBE 炉 (分子線エピタキシャル成長炉) 内に入れ、700°C で基板上に GaN 層 (膜厚 0.5 μm) を成長した。本比較例では、金膜上の GaN 層に空隙が形成されることが抑えられる。

MBE 炉から取り出した基板をフッ化水素酸中に浸漬したところ、Ti 膜が選択的にエッチングされたが、GaN エピタキシャル層は粉々の状態になった。

上記の各実施例および比較例の実験条件、ならびに評価結果を、表 1 に示す。表中、「プロセス」とあるのは、前述のタイプ I ～ I V のどれに該当するかを示しており、複数該当するものについては、その実施例の意図する主たるタイプを記載してある。また、「G a N 成長」とは、T i や T i N 膜の直上に形成される G a N 成長の条件を示してある。

上記の各実施例では、それぞれ、空隙部を含む多孔質層が形成されており、これにより、基板の剥離が容易になるとともに、反りが顕著に低減され、基板表面欠陥密度が大幅に低減されていることが明らかになった。

表 1

	実施例 1	実施例 2	実施例 3	実施例 4	比較例 1
プロセス	I	II	IV	II III	—
金属元素含有膜材質 および構造	Ti	TiN 微細孔有	Ti/TiN 微細孔有	Ti/TiN 微細孔有	Ti/Au
金属元素含有膜 厚さ (nm)	30	20	20	20	100
金属元素含有膜 成膜方法	蒸着	CVD 800℃	蒸着	蒸着	蒸着
金属元素含有膜 成膜速度 (nm/s)	0.8	1	0.8	0.8	2
GaN 成膜法	HVPE	HVPE	HVPE	HVPE	MBE
GaN 成長前処理	なし	なし	なし	還元処理 (水素)	なし
GaN 成長時 キャリアガス組成	H ₂ 10% N ₂ 90%	N ₂	H ₂ 10% N ₂ 90%	N ₂	N ₂
GaN 成長時 成長ガス種類	NH ₃ GaCl	NH ₃ GaCl	NH ₃ GaCl	NH ₃ GaCl	—
GaN 成長時 V/III 比	10	10	7	12.5	—
GaN 成長温度 (℃)	750/ 1040	1040	1040	1040	—
GaN 成長時 Si 濃度 (cm ⁻¹)	5×10 ¹⁷	ノン ドープ	5×10 ¹⁷	5×10 ¹⁷	5×10 ¹⁷
GaN 層空隙率 (%)	50	50	50	60	0
基板表面 欠陥密度 (cm ⁻²)	2×10 ⁶	1×10 ⁶	1×10 ⁶	0.9 ×10 ⁶	—
基板反り曲率 (m)	10	12	11	13	—
基板剥離方法	自然剥離	自然剥離	自然剥離	自然剥離	エッチング

以上、本発明を実施例に基づいて説明したが、本発明の趣旨を変えない範囲で、種々の変形例を採り得ることは当業者にとって明らかである。以下、こうした変形例について説明する。

上記の実施例では、下地基板としてC面を成長面とするサファイア基板を用いたが、A面を成長面とするサファイア基板を用いても良い。A面サファイアは、C面サファイアに比べて大口径化が容易であり、大口径の III 族窒化物半導体基板を得ることが可能となる。

また、上記の実施例においては、本発明をGaN基板の製造方法に適用した例について説明したが、窒化アルミニウムガリウムや窒化ガリウムインジウムなどの三元混晶の単結晶自立基板の製造や、Mg等をドーピングしたp型GaN基板の製造に適用することも可能である。

また、上記の実施例では、金属膜としてTi膜を用いたが、その他の金属材料からなる膜を用いてもよい。本発明者らの検討によれば、白金やニッケル、タングステン等を金属膜材料として用いた場合も、その上に形成されるIII族窒化物半導体層に空隙を形成できることが確認されている。こうした金属材料からなる金属膜や金属窒化膜を用いてもよい。また、合金膜を用いることもできる。さらに、金属膜表面に、サーファクタント効果を有するシリコンなどの元素を吸着させてからGaNを成長し、欠陥密度をより低減させる方法を採用することもできる。

また、微細孔を有するTiN膜の形成には、簡便な自己形成手法を用いたが、勿論、スパッタリング法による膜形成後、フォトリソグラフで形成してもよい。

また、TiやTiN膜上のGaN層の形成に際しては、ELO、FIELO等のマスクを用いた選択成長を採用してもよい。

本発明により得られるIII族窒化物半導体基板は、GaN系デバイス用の基板として広く用いることができる。特に、レーザ・ダイオード用基板として用いると、欠陥密度の低い良質なGaN系結晶が得られるため、高信頼性高性能なレーザ・ダイオードを製造することが可能となる。

産業上の利用の可能性

以上説明したように、本発明によれば、III族窒化物半導体層中に、空隙部を導入し、この空隙部から下地基板を剥離する構成を採用するため、欠陥密度が低く、かつ反りの少ないIII族窒化物半導体基板を得ることができる。それは、前記空隙を有する層が歪み緩和領域として機能するとともに、当該空隙部から下地基板を容易に剥離除去できるからである。

請求の範囲

1. 下地基板上に、金属元素含有膜を形成する工程と、
該金属元素含有膜上に接して、空隙部を含む III 族窒化物半導体層を形成する工程と、
前記空隙部を剥離箇所として、前記下地基板を剥離して除去する工程と、を含むことを特徴とする、III 族窒化物半導体基板の製造方法。
2. 前記金属元素含有膜は、前記 III 族窒化物半導体に対して分解作用を有する金属元素を含有することを特徴とする、請求の範囲 第1項に記載の III 族窒化物半導体基板の製造方法。
3. 前記金属元素は、遷移元素であることを特徴とする、請求の範囲 第2項に記載の III 族窒化物半導体基板の製造方法。
4. 前記金属元素は、スカンジウム、イットリウム、チタン、ジルコニウム、ハフニウム、バナジウム、ニオブ、タンタル、クロム、モリブデン、タングステン、レニウム、鉄、ルテニウム、オスミウム、コバルト、ロジウム、イリジウム、ニッケル、パラジウム、マンガン、銅、白金または金であることを特徴とする、請求の範囲 第2項に記載の III 族窒化物半導体基板の製造方法。
5. 前記金属元素は、チタン、ジルコニウム、ハフニウム、タンタル、白金、コバルトまたはニッケルであることを特徴とする、請求の範囲 第4項に記載の III 族窒化物半導体基板の製造方法。
6. 下地基板上に、金属元素含有膜を形成する工程と、
該金属元素含有膜上に接して、第一の III 族窒化物半導体層を成長させる工程と、
前記第一の III 族窒化物半導体層の成長温度よりも高い温度で、前記金属元素含有膜および前記第一の III 族窒化物半導体層を熱処理し、前記第一の III 族窒化物半導体層中に空隙部を形成する工程と、
前記第一の III 族窒化物半導体層上に第二の III 族窒化物半導体層を形成す

る工程と、

前記空隙部を剥離箇所として前記下地基板を剥離して除去する工程と、
を含むことを特徴とする III 族窒化物半導体基板の製造方法。

7. 前記第一の III 族窒化物半導体層の成長温度は、 400°C 以上 800°C 以下とすることを特徴とする、請求の範囲 第6項に記載の III 族窒化物半導体基板の製造方法。

8. 前記金属元素含有膜および前記第一の III 族窒化物半導体層に対する熱処理は、 900°C 以上 1400°C 以下の温度で行うことを特徴とする、請求の範囲 第6項または第7項に記載の III 族窒化物半導体基板の製造方法。

9. 前記第一の III 族窒化物半導体層の厚みを、 20nm 以上 2000nm 以下とすることを特徴とする、請求の範囲 第6項に記載の III 族窒化物半導体基板の製造方法。

10. 前記金属元素含有膜は、金属膜であることを特徴とする、請求の範囲 第6項に記載の III 族窒化物半導体基板の製造方法。

11. 前記金属元素含有膜は、III 族窒化物半導体に対して分解作用を有する金属元素を含有することを特徴とする、請求の範囲 第6項に記載の III 族窒化物半導体基板の製造方法。

12. 前記金属元素は、遷移元素であることを特徴とする、請求の範囲 第11項に記載の III 族窒化物半導体基板の製造方法。

13. 前記金属元素は、スカンジウム、イットリウム、チタン、ジルコニウム、ハフニウム、バナジウム、ニオブ、タンタル、クロム、モリブデン、タングステン、レニウム、鉄、ルテニウム、オスミウム、コバルト、ロジウム、イリジウム、ニッケル、パラジウム、マンガン、銅、白金または金であることを特徴とする、請求の範囲 第11項に記載の III 族窒化物半導体基板の製造方法。

14. 前記金属元素は、チタン、ジルコニウム、ハフニウム、タンタル、白金、コバルトまたはニッケルであることを特徴とする、請求の範囲 第13項に記載の III 族窒化物半導体基板の製造方法。

15. 下地基板上に、微細孔構造を有する金属元素含有膜を形成する工程と、
該金属元素含有膜上に接して、空隙部を含む III 族窒化物半導体層を形成する工程と、

前記空隙部を剥離箇所として前記下地基板を剥離して除去する工程と、
を含むことを特徴とする III 族窒化物半導体基板の製造方法。

16. 前記金属元素含有膜は、III 族窒化物半導体に対して分解作用を有する金属元素を含有することを特徴とする、請求の範囲 第 15 項に記載の III 族窒化物半導体基板の製造方法。

17. 前記金属元素は、遷移元素であることを特徴とする、請求の範囲 第 16 項に記載の III 族窒化物半導体基板の製造方法。

18. 前記金属元素は、スカンジウム、イットリウム、チタン、ジルコニウム、ハフニウム、バナジウム、ニオブ、タンタル、クロム、モリブデン、タングステン、レニウム、鉄、ルテニウム、オスミウム、コバルト、ロジウム、イリジウム、ニッケル、パラジウム、マンガン、銅、白金または金であることを特徴とする、請求の範囲 第 16 項に記載の III 族窒化物半導体基板の製造方法。

19. 前記金属元素は、チタン、ジルコニウム、ハフニウム、タンタル、白金、コバルトまたはニッケルであることを特徴とする、請求の範囲 第 18 項に記載の III 族窒化物半導体基板の製造方法。

20. 下地基板上に、少なくとも表面が金属窒化物からなる金属元素含有膜を形成する工程と、

前記金属窒化物に含まれる窒素の脱離処理を行う工程と、

該金属元素含有膜上に接して、空隙部を含む III 族窒化物半導体層を形成する工程と、

前記空隙部を剥離箇所として、前記下地基板を剥離して除去する工程と、
を含むことを特徴とする III 族窒化物半導体基板の製造方法。

21. 金属元素含有膜を形成する前記工程は、前記下地基板上に金属膜を形成した後、該金属膜を窒化処理する工程を含むことを特徴とする、請求の範囲

第 20 項に記載の III 族窒化物半導体基板の製造方法。

22. 前記金属元素含有膜は、金属窒化膜であることを特徴とする、請求の範囲 第 20 項に記載の III 族窒化物半導体基板の製造方法。

23. 前記窒素の脱離処理は、前記金属元素含有膜を還元性雰囲気曝す処理であることを特徴とする、請求の範囲 第 20 項に記載の III 族窒化物半導体基板の製造方法。

24. 下地基板上に、少なくとも表面が金属窒化物からなる金属元素含有膜を形成する工程と、

該金属元素含有膜上に接して、原料ガスの V/III 比が 10 以下の条件で III 族窒化物半導体を成長させ、空隙部を含む III 族窒化物半導体層を形成する工程と、

前記空隙部を剥離箇所として、前記下地基板を剥離して除去する工程と、を含むことを特徴とする III 族窒化物半導体基板の製造方法。

25. 前記金属元素含有膜は、III 族窒化物半導体に対して分解作用を有する金属元素を含有することを特徴とする、請求の範囲 第 24 項に記載の III 族窒化物半導体基板の製造方法。

26. 前記金属元素は、遷移元素であることを特徴とする、請求の範囲 第 25 項に記載の III 族窒化物半導体基板の製造方法。

27. 前記金属元素は、スカンジウム、イットリウム、チタン、ジルコニウム、ハフニウム、バナジウム、ニオブ、タンタル、クロム、モリブデン、タングステン、レニウム、鉄、ルテニウム、オスミウム、コバルト、ロジウム、イリジウム、ニッケル、パラジウム、マンガン、銅、白金または金であることを特徴とする、請求の範囲 第 25 項に記載の III 族窒化物半導体基板の製造方法。

28. 前記金属元素は、チタン、ジルコニウム、ハフニウム、タンタル、白金、コバルトまたはニッケルであることを特徴とする、請求の範囲 第 27 項に記載の III 族窒化物半導体基板の製造方法。

29. 前記下地基板の全面に前記金属元素含有膜を形成することを特徴とす

る、請求の範囲 第1項、第6項、第15項、第20項または第24項のいずれか一項に記載の III 族窒化物半導体基板の製造方法。

30. 下地基板上に、多孔質層を含む III 族窒化物半導体層を形成した後、該多孔質層を剥離箇所として、前記下地基板を剥離して除去する工程を含むことを特徴とする III 族窒化物半導体基板の製造方法。

31. 前記下地基板を剥離して除去する前記工程は、III 族窒化物半導体層の成長後、雰囲気温度を降下させることにより前記下地基板を自然剥離する工程を含むことを特徴とする、請求の範囲 第1項、第6項、第15項、第20項、第24項または第30項のいずれか一項に記載の III 族窒化物半導体基板の製造方法。

32. 請求の範囲 第1項、第6項、第15項、第20項、第24項または第30項のいずれか一項に記載の III 族窒化物半導体基板の製造方法により作製された III 族窒化物半導体基板。

Fig. 1

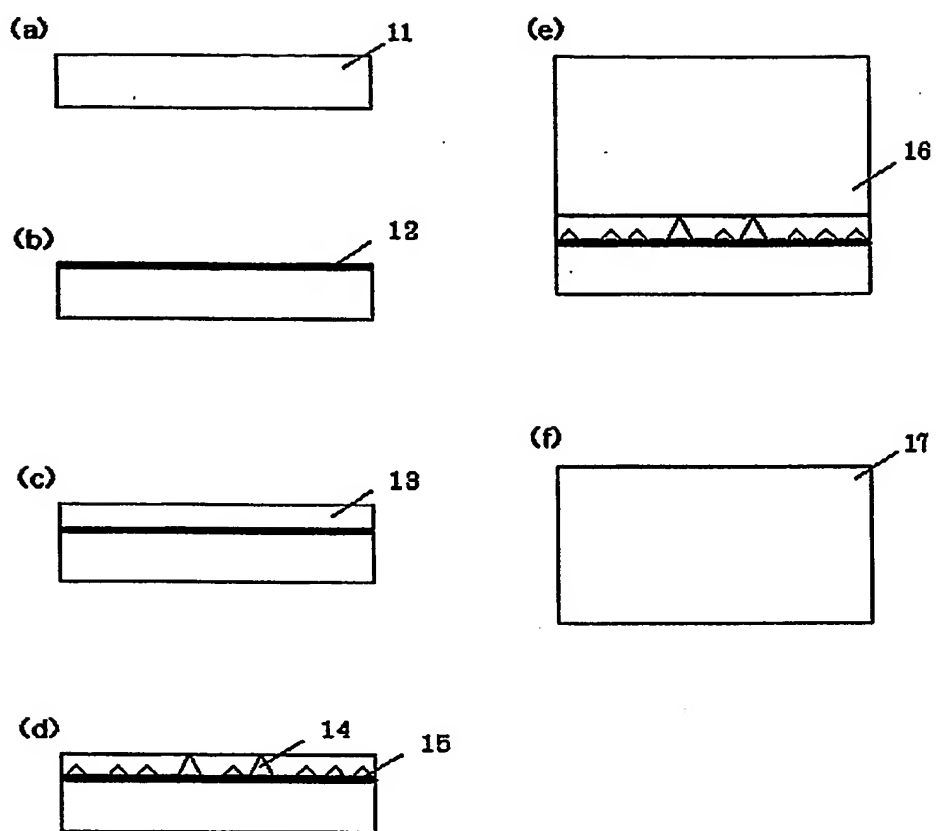


Fig. 2

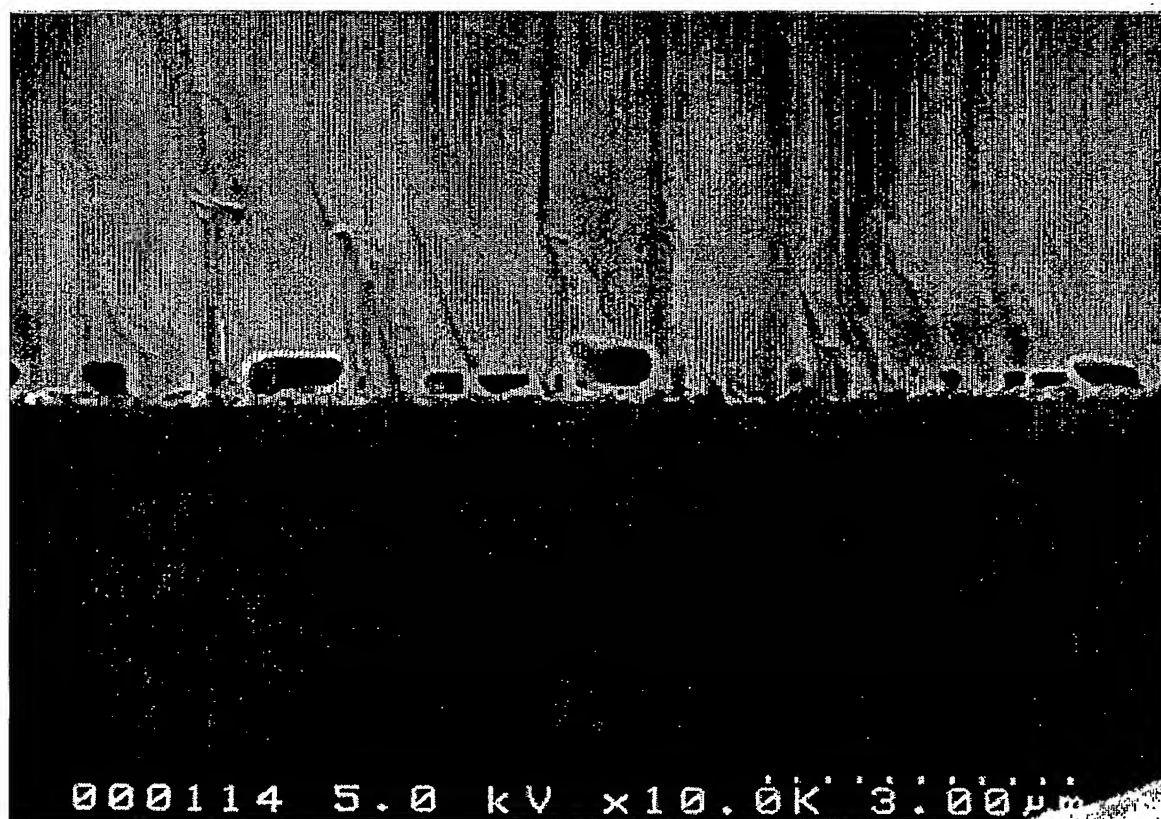


Fig. 3

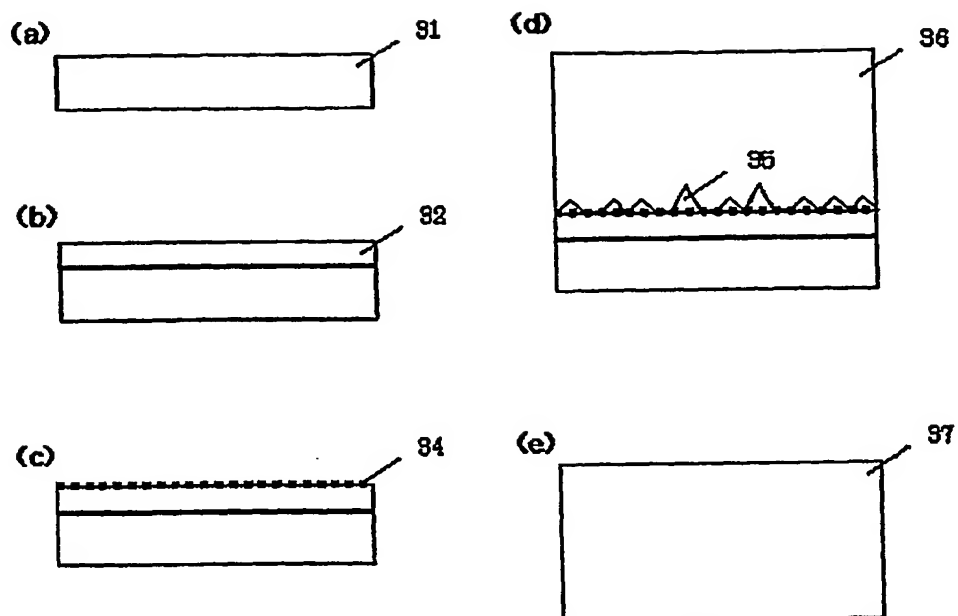


Fig. 4

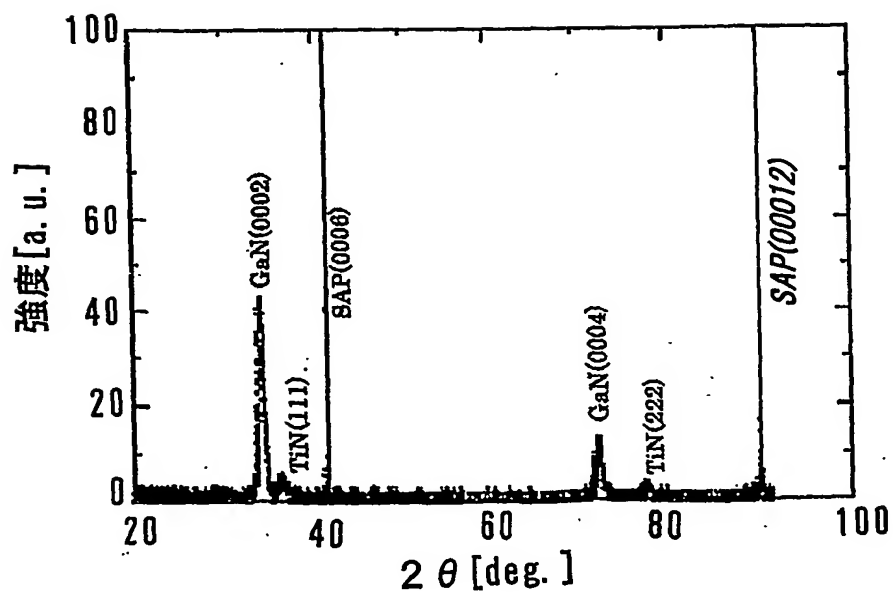


Fig. 5 (a)

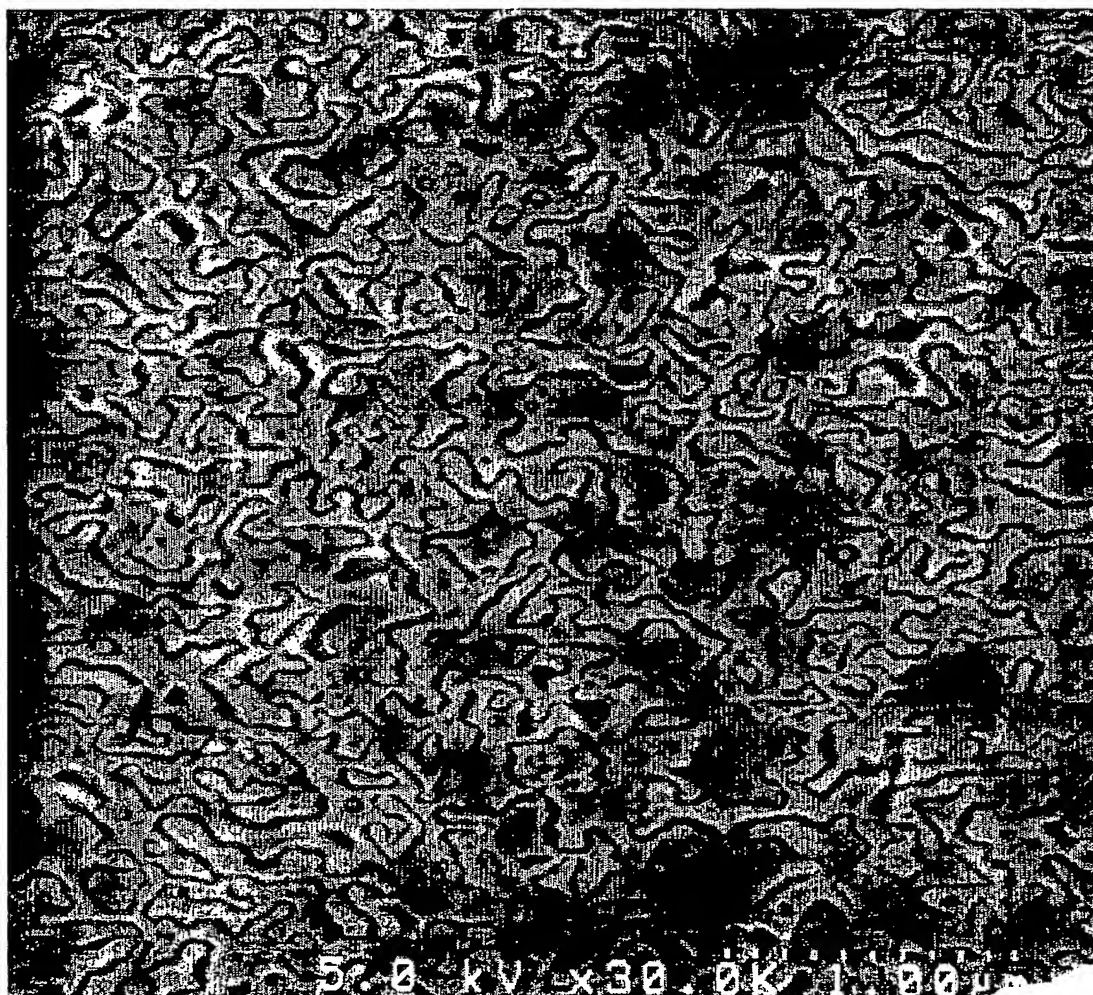


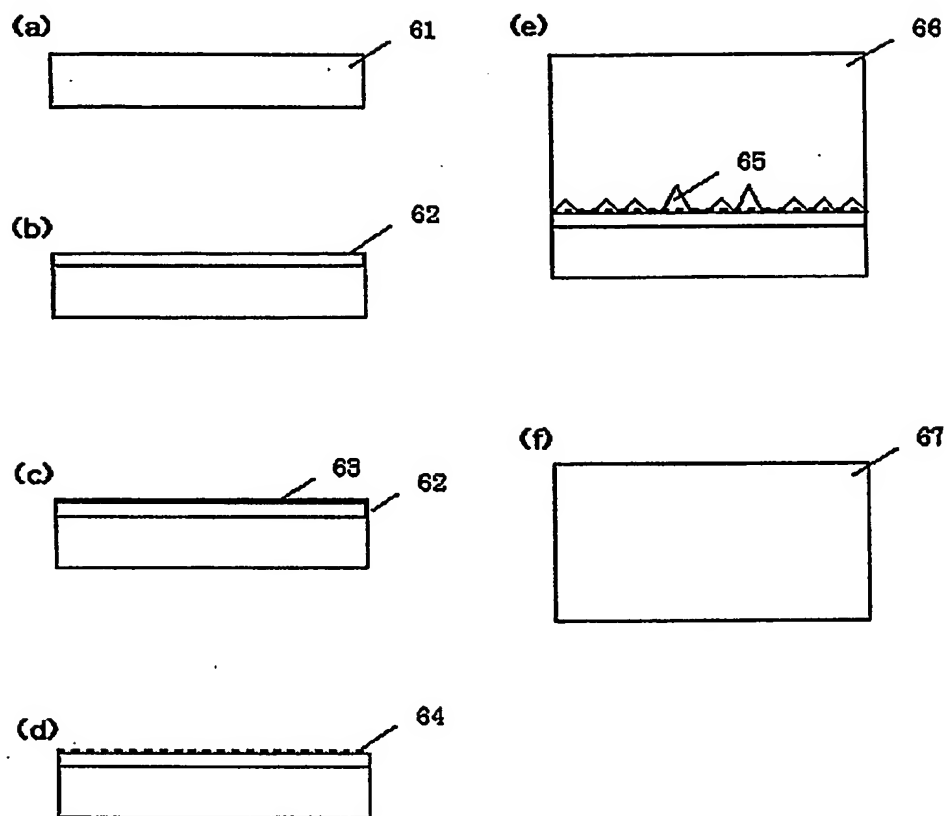
Fig. 5 (b)



4/5/1

差替え用紙(規則26)

Fig. 6



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/08360

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L21/205, C23C16/01, C23C16/34, C30B29/38

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L21/205, C23C16/01, C23C16/34, C30B29/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P,A	EP 1271627 A2 (NEC CORP.), 02 January, 2003 (02.01.03), Full text & JP 2002-343728 A	1-32
P,A	JP 2003-178984 A (NEC CORP.), 27 June, 2003 (27.06.03), Full text (Family: none)	1-32
P,A	JP 2002-343718 A (Matsushita Electric Industrial Co., Ltd.), 29 November, 2002 (29.11.02), Full text (Family: none)	1-32

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
12 September, 2003 (12.09.03)Date of mailing of the international search report
30 September, 2003 (30.09.03)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/08360

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-050585 A (Hitachi Cable, Ltd.), 15 February, 2002 (15.02.02), Full text (Family: none)	31
X <u>Y</u>	JP 2001-223165 A (Hitachi Cable, Ltd.), 17 August, 2001 (17.08.01), Full text (Family: none)	30, 32 <u>31</u>

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl⁷ H01L21/205, C23C16/01, C23C16/34, C30B29/38

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl⁷ H01L21/205, C23C16/01, C23C16/34, C30B29/38

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2003年

日本国登録実用新案公報 1994-2003年

日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
PA	EP 1271627 A2 (NEC CORPORATION) 2003. 01. 02, 全文, & JP 2002-343728 A	1-32
PA	JP 2003-178984 A (日本電気株式会社) 2003. 06. 27, 全文, (ファミリーなし)	1-32
PA	JP 2002-343718 A (松下電器産業株式会社) 2002. 11. 29, 全文, (ファミリーなし)	1-32
Y	JP 2002-050585 A (日立電線株式会社) 2002. 02. 15, 全文, (ファミリーなし)	31

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

12. 09. 03

国際調査報告の発送日

30.09.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

池淵 立

4R

8831

電話番号 03-3581-1101 内線 3469

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2001-223165 A (日立電線株式会社) 2001.08.17, 全文, (ファミリーなし)	30, 32 <u>31</u>